

Inhaltsverzeichnis

1	Übersicht CARME IO1-LA (Logic Analyzer)	1
2	Kurzbeschreibung	1
3	Blockschema	2
4	Übersicht der Ein- und Ausgabe-Komponenten	3
4.1	LED	3
4.2	Schalter	3
4.3	Tasten	3
4.4	LA (Logic Analyzer) Anschluss	4
5	Steckplätze der IO-Modulen auf dem CARME-Kit	5
5.1	Extension 2x120 Pol Header	6
6	Memory Map CARME IO1-LA	7
6.1	Memory Map CARME IO1-LA / Extension1	7
6.2	Memory Map CARME IO1-LA / Extension2	7
7	GPIO Belegung der Tasten	7
8	Schema	8
9	Bestückungspläne	9
10	Stückliste	10
11	Literaturverzeichnis	11

1 Übersicht CARME IO1-LA (Logic Analyzer)

Das CARME IO1-LA ist eine universelle Ein- Ausgabe Einheit mit einem Logic Analyzer Messausgang zum CARME-Kit (siehe Manual CARME-Kit [1]), welches im Unterricht der technischen Informatik an der Berner Fachhochschule eingesetzt wird.

Folgende Unterrichtsmodule werden basierend auf CARME durchgeführt.

- Hardware nahe C-Programmierung
- Assembler
- Echtzeit-Kernel
- Embedded Linux
- Embedded Webserver

In der nachfolgenden Tabelle sind die technischen Daten des IO1-LA Modul kurz aufgelistet.

Tabelle 1: Technische Daten

Tasten	4 Tasten (GPIO)
Schalter	8 Wippschalter (lesen vom Datenbus)
LED	8 LEDs (schreiben auf Datenbus)
LA Anschluss	Logic Analyzer Anschluss zum LA Intronix Logiport
Zusätzliches	Die Speisung erfolgt durch das CARME-Kit (3.3V)

2 Kurzbeschreibung

Das CARME IO1-LA Modul wird via die Steckverbindungen Extension 1 oder 2 mit dem Daten- und Adressbus sowie den GPIOs des CARME-Kit verbunden.

Die 4 Tasten sind direkt mit 4 GPIOs des CARME-Kit verbunden.

Die Schalter, und die LEDs sind mit dem Daten- und Adressbus verbunden. Im CARME-Kit wird ein CS erzeugt, welches das CARME IO1-LA als ganzes selektiert. Die Feinverteilung, CS für Schalter und LEDs wird auf dem CARME IO1-LA erzeugt.

Es ist ein 40 poliger Flachkabelstecker vorhanden an welchem, 16 Adressen, 8 Daten und 7 Kontrolleitungen zur Analyse mittels eines Logic Analyzers zur Verfügung stehen. Der Stecker ist Pinkompatibel mit dem Logic Analyzer Logiport von Intronix. Dieser kann direkt mit einem 40 poligen Flachkabel angeschlossen werden.

3 Blockschema

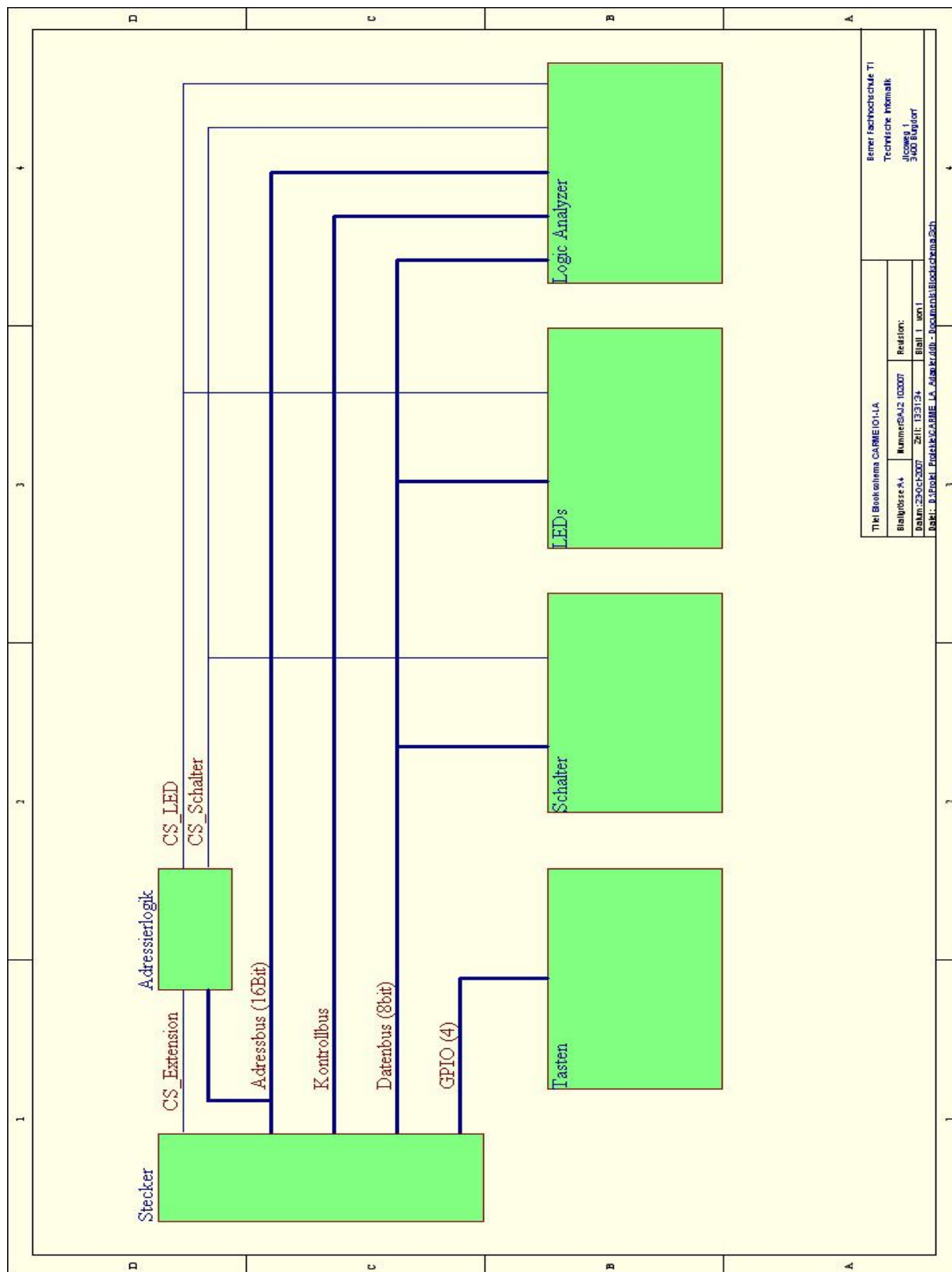


Abbildung 1: Blockschema CARME IO1-LA

4 Übersicht der Ein- und Ausgabe-Komponenten

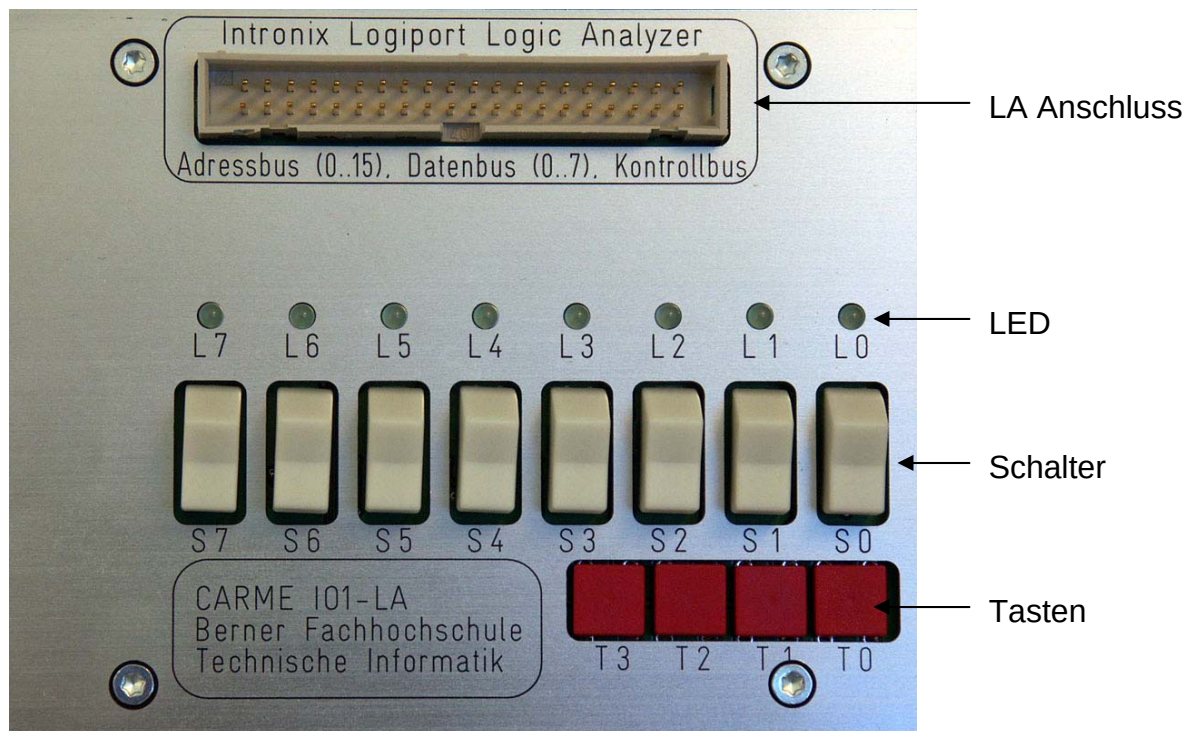


Abbildung 2: Übersicht der Ein- und Ausgabe Komponenten

4.1 LED

Die 8 LEDs werden über den Daten- und Adressbus beschrieben, lesen ist nicht möglich. Die LEDs können nicht Bitweise angesprochen werden.

4.2 Schalter

Die 8 Schalter werden über den Daten- und Adressbus gelesen, schreiben ist nicht möglich. Die Schalter können nicht Bitweise angesprochen werden.

4.3 Tasten

Die 4 Tasten werden über Buffer direkt über die GPIO eingelesen. Jede Taste kann einzeln gelesen werden.

4.4 LA (Logic Analyzer) Anschluss

Am LA Anschluss kann ein Logic Analyzer angeschlossen werden. Der Stecker ist Pinkompatibel mit dem LA Logiport von Intronix und kann direkt mit einem 40 poligen Flachkabel verbunden werden. Es werden 16 Adressleitungen (A0..A15), 8 Datenleitungen (D0..D7) und 7 Kontrollleitungen (EXT_nCS, EXT_RD/nWR, EXT_nWE, EXT_nOE, EXT_nPWE, nLED_CS und nSWITCH_CS) zur Verfügung gestellt (siehe Tabelle 2).

Tabelle 2: Pinbelegung Stecker Logic Analyzer (Pinkompatibel zu Intronix Logiport)

Pin	Signal CARME	Signal Logic Analyzer
1	ADRESS 0	D 0
2	ADRESS 1	D 1
3	ADRESS 2	D 2
4	ADRESS 3	D 3
5	ADRESS 4	D 4
6	ADRESS 5	D 5
7	ADRESS6	D 6
8	ADRESS7	D 7
9	GND	Masse
10	GND	Masse
11	ADRESS 8	D 8
12	ADRESS 9	D 9
13	ADRESS 10	D 10
14	ADRESS 11	D 11
15	ADRESS 12	D 12
16	ADRESS 13	D 13
17	ADRESS 14	D 14
18	ADRESS 15	D 15
19	GND	Masse
20		CLK 1
21	DATEN 0	D 16
22	DATEN 1	D 17
23	DATEN 2	D 18
24	DATEN 3	D 19
25	DATEN 4	D 20
26	DATEN 5	D 21
27	DATEN 6	D 22
28	DATEN 7	D 23
29	GND	Masse
30	GND	Masse
31	EXT_nCS0 (EXT_nCS1)	D 24
32	EXT_RD/nWR	D 25
33	EXT_nWE	D 26
34	EXT_nOE	D 27
35	EXT_nPWE	D 28
36	nLED_CS	D 29
37	nSWITCH_CS	D 30
38		D 32
39	GND	Masse
40		CLK 2

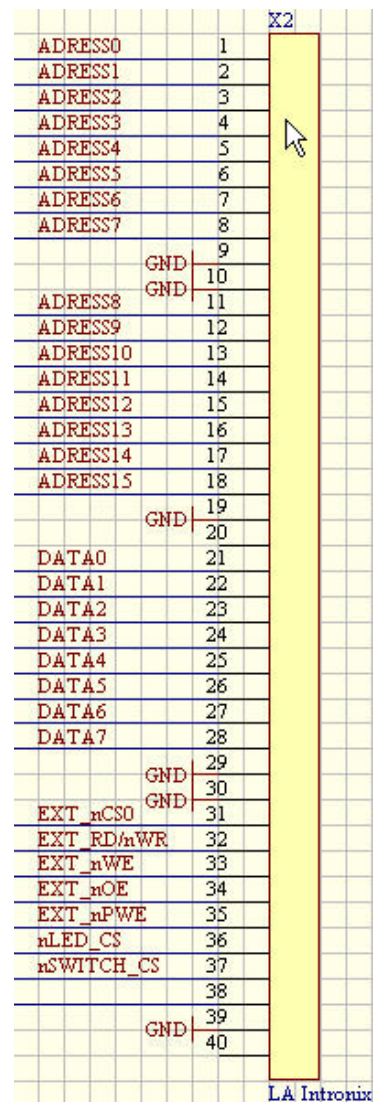


Abbildung 3: Logic Analyzer

5 Steckplätze der IO-Modulen auf dem CARME-Kit

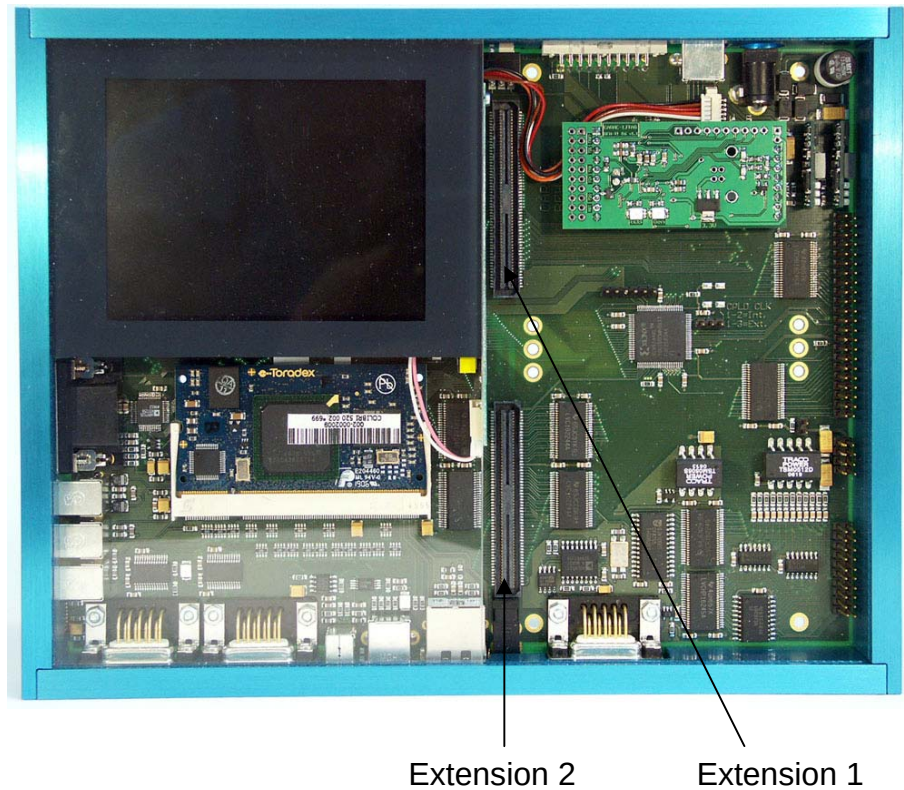


Abbildung 4: Steckplätze der IO-Modulen auf dem CARME-Kit

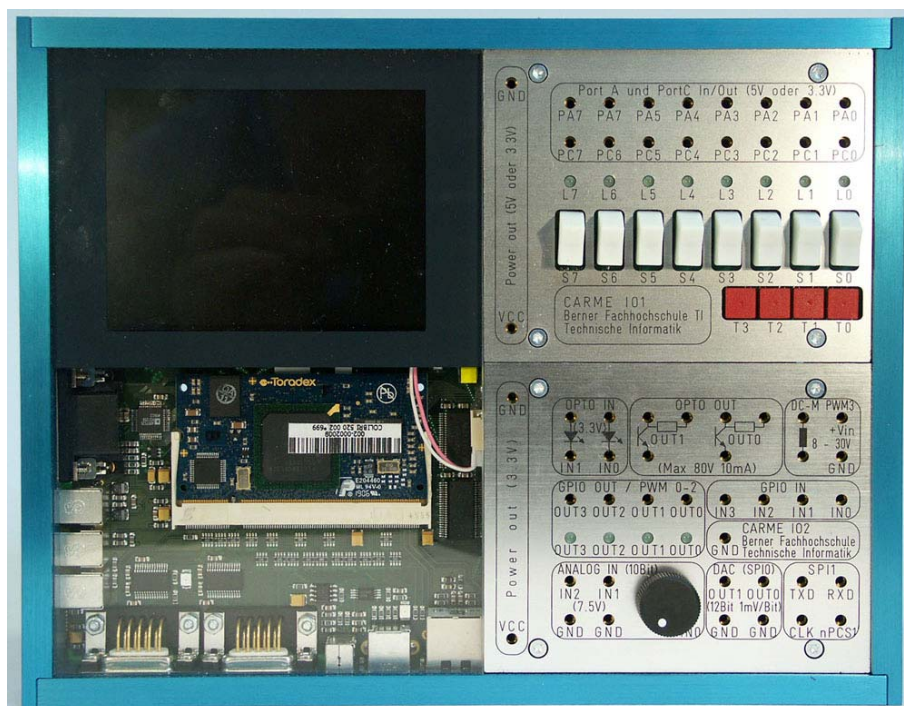


Abbildung 5: CARME IO Module auf dem CARME-Kit gesteckt

5.1 Extension 2x120 Pol Header

Diese 2 Stecker ermöglichen eine externe Anbindung an das CARME-Kit (siehe Manual CARME-Kit [1]). Hier wird das CARME IO1-LA eingesteckt.

Es können beide Steckplätze verwendet werden, das heisst entweder Extension1 oder Extension2. Wobei zu beachten ist, dass die Adressierung auf beiden Steckern verschieden ist (siehe Memorymap Tabellen 4 und 5).

Auf keinen Fall dürfen beide Extension Steckplätze mit je einem CARME IO1-LA belegt werden (Konflikt der Tasten).

Tabelle 3: Pinbelegung Extension1 und Extension2

Pin	Signal CARME	Pin	Signal CARME
1	GND	2	GND
3	EXT1_DATA0	4	EXT_ADRESS0
5	EXT1_DATA1	6	EXT_ADRESS1
7	EXT1_DATA2	8	EXT_ADRESS2
9	EXT1_DATA3	10	EXT_ADRESS3
11	EXT1_DATA4	12	EXT_ADRESS4
13	EXT1_DATA5	14	EXT_ADRESS5
15	EXT1_DATA6	16	EXT_ADRESS6
17	EXT1_DATA7	18	EXT_ADRESS7
19	GND	20	GND
21	EXT1_DATA8	22	EXT_ADRESS8
23	EXT1_DATA9	24	EXT_ADRESS9
25	EXT1_DATA10	26	EXT_ADRESS10
27	EXT1_DATA11	28	EXT_ADRESS11
29	EXT1_DATA12	30	EXT_ADRESS12
31	EXT1_DATA13	32	EXT_ADRESS13
33	EXT1_DATA14	34	EXT_ADRESS14
35	EXT1_DATA15	36	EXT_ADRESS15
37	GND	38	GND
39	EXT1_DATA16	40	EXT_ADRESS16
41	EXT1_DATA17	42	EXT_ADRESS17
43	EXT1_DATA18	44	EXT_ADRESS18
45	EXT1_DATA19	46	EXT_ADRESS19
47	EXT1_DATA20	48	EXT_ADRESS20
49	EXT1_DATA21	50	EXT_ADRESS21
51	EXT1_DATA22	52	EXT_ADRESS22
53	EXT1_DATA23	54	EXT_ADRESS23
55	GND	56	GND
57	EXT1_DATA24	58	EXT_ADRESS24
59	EXT1_DATA25	60	EXT_ADRESS25
61	EXT1_DATA26	62	EXT_nWE
63	EXT1_DATA27	64	EXT_nOE
65	EXT1_DATA28	66	EXT_RD/nWr
67	EXT1_DATA29	68	EXT1_RDY / EXT2_RDY
69	EXT1_DATA30	70	nEXT1_CS0 / nEXT2_CS0
71	EXT1_DATA31	72	nEXT1_PWE / nEXT2_PWE
73	GND	74	GND
75	SSPCLK	76	GPIO21
77	SSPTXD	78	GPIO22
79	SSPRXD	80	GPIO90 *
81	SSPERM	82	GPIO91 *
83	nPSC0	84	GPIO93 *
85	nPSC1	86	GPIO94 *
87	I2C_CLK	88	GPIO96
89	I2C_DATA	90	GPIO97
91	+3.3V	92	+3.3V
93	PWM0	94	GPIO99
95	PWM1	96	GPIO101
97	PWM2	98	GPIO102
99	PWM3	100	GPIO103
101	EXT_IO0	102	GPIO105
103	EXT_IO1	104	GPIO108
105	EXT_IO2	106	GPIO115
107	nRESET_OUT	108	GPIO116
109	+3.3V	110	+3.3V
111	+5V	112	+5V
113	GND	114	GND
115	ANALOG_IN0	116	ANALOG_IN1
117	ANALOG_IN2	118	ANALOG_IN3
119	GND	120	GND

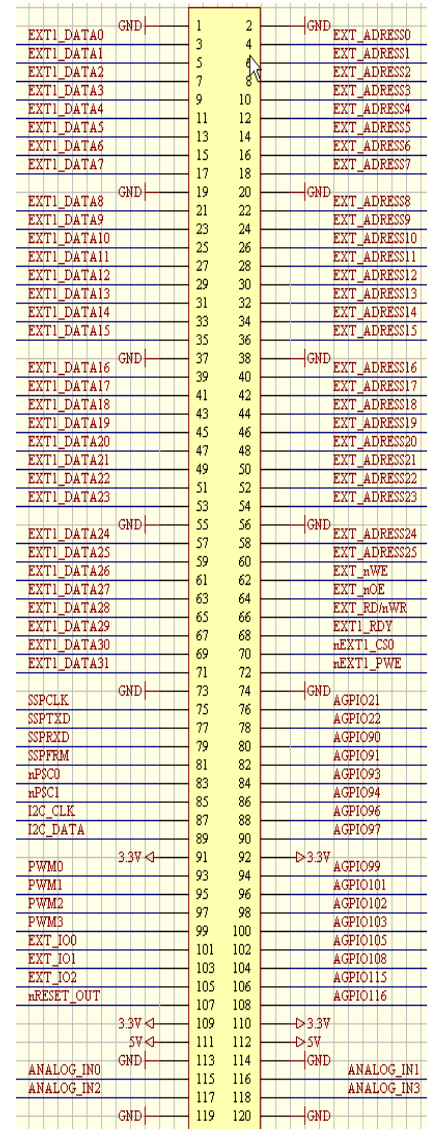


Abbildung 6: Extension1

* GPIO90, GPIO91, GPIO93, GPIO94 nur verwenden, wenn IC U1003 (74LVC14) auf dem Basisboard entfernt wird.

6 Memory Map CARME IO1-LA

Die Speicheraufteilung des CARME IO1-LA werden in den folgenden Memory Maps beschrieben.

6.1 Memory Map CARME IO1-LA / Extension1

Speicherzuordnung des CARME IO1-LA am Steckplatz Extension1 des CARME-Kit (siehe Manual CARME-Kit [1]).

Tabelle 4: Memory Map CARME IO1LA / Extension1

Adressbereich	Signal Colibri	Signal	CARME IO1
\$0C00.3000 - \$0C00.31FF	nEXT_CS1	nLED_CS	LED auf CARME IO1-LA
\$0C00.3200 - \$0C00.33FF	nEXT_CS1	nSWITCH_CS	Schalter auf CARME IO1-LA

6.2 Memory Map CARME IO1-LA / Extension2

Speicherzuordnung des CARME IO1-LA am Steckplatz Extension2 des CARME-Kit (siehe Manual CARME-Kit [1]).

Tabelle 5: Memory Map CARME IO1-LA / Extension2

Adressbereich	Signal Colibri	Signal	CARME IO1
\$0C00.5000 - \$0C00.51FF	nEXT_CS2	nLED_CS	LED auf CARME IO1-LA
\$0C00.5200 - \$0C00.53FF	nEXT_CS2	nSWITCH_CS	Schalter auf CARME IO1-LA

7 GPIO Belegung der Tasten

Zuordnung der GPIOs für die Tasten (siehe Manual CARME-Kit [1]).

Tabelle 6: Zuordnung GPIO

GPIO Nummer	CARME IO1	Extension 1 und 2 Pinbelegung
GPIO99	Taste 0	94
GPIO101	Taste 1	96
GPIO102	Taste 2	98
GPIO103	Taste 3	100

8 Schema

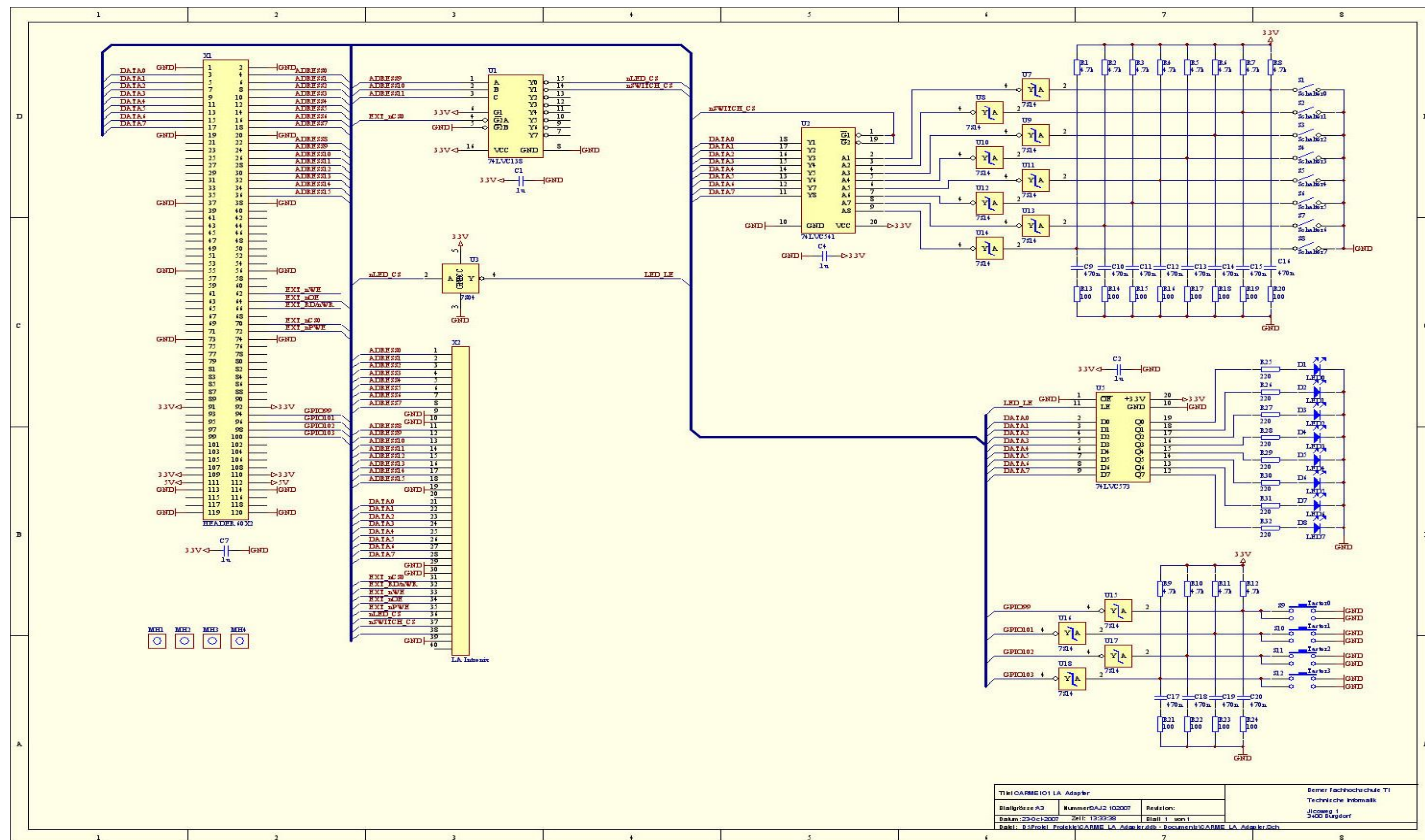


Abbildung 7: Schema CARME IO1-LA

9 Bestückungspläne

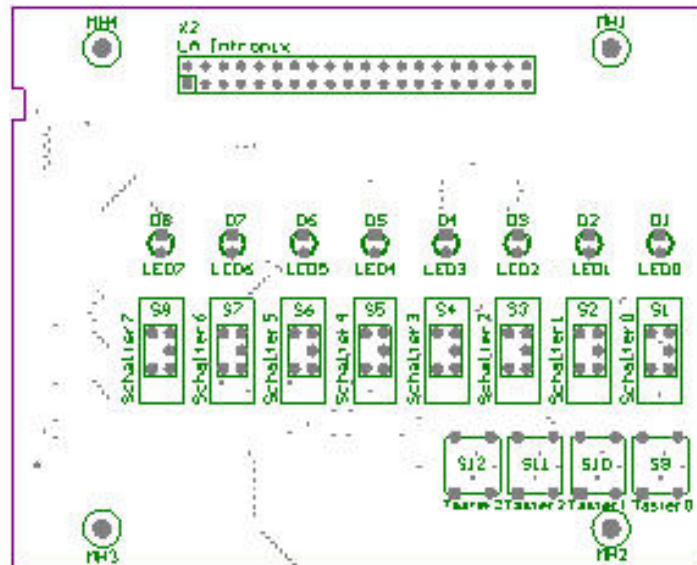


Abbildung 8: Bestückungsplan Bauteilseite CARME IO1-LA

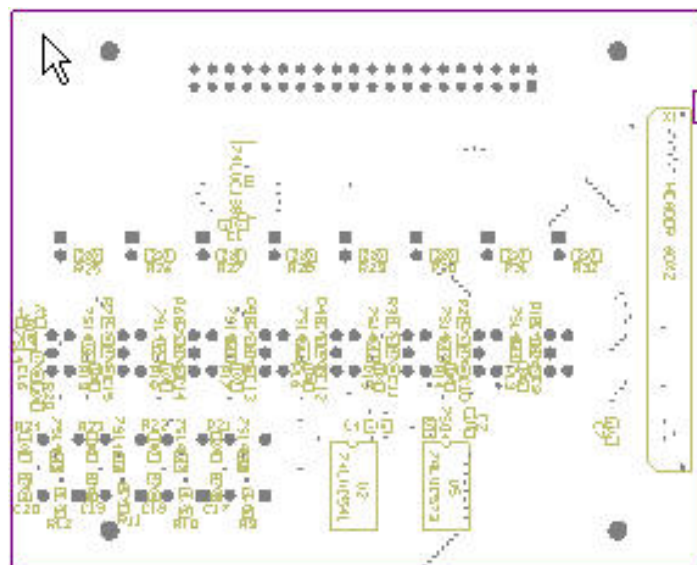


Abbildung 9: Bestückungsplan Lötseite CARME IO1-LA

10 Stückliste

Tabelle 7: Stückliste CARME IO1-LA

Referenz	Wert	Footprint	Beschreibung	Anzahl
C1, C2, C4, C7	100n	805	Keramikkondensator	4
C9 - C20	470n	805	Keramikkondensator	12
R13 - R24	100	805	Widerstand	12
R25 - R32	220	805	Widerstand	8
R1 - R12	4.7k	805	Widerstand	12
D1 -D8	LED grün 3mm low current		Agilent HLMP1790	8
U1	SN74LVC138AD	SO16	3-8 Line Decoder	1
U2	SN74LVC541ADW	SOL-20	Octal Buffer Line Dreiver 3SO	1
U3	NC7S04M5	SOT23/5	Single Inverter (Fairchild Semiconductor)	1
U5	SN74LVC573ADW	SOL-20	Octal Bus Treiber 3.3V 5V tolerant	1
U7- U18	NC7S14M5	SOT23/5	Single Schmitt Trigger (Fairchild Semiconductor)	12
S1 - S8	Miniatur Wipp Schalter		NKK Switches G12KP-YB	8
S9 - S 12	Taster rot		Fujitsu FES31121	4
X1	Stecker 120 polig	SAMTEC_BTE120	Board t Board Stecker 120pol Samtec BTE-060-04-LDA	1
X2	Flachkelstecker 40 polig			1
	Print 2-seitig 100,3 x 80mm			1
			Isolierbüchsen 1.2mm	4
			Distanzbolzen M2.5 x 15	4

11 Literaturverzeichnis

- 1) Manual CARME-Kit von Jürgen Schüpbach BFH TI, Burgdorf.